

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-326361

(P2001-326361A)

(43) 公開日 平成13年11月22日 (2001. 11. 22)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
H 0 1 L 29/786		G 0 9 F 9/30	3 3 8 2 H 0 9 2
G 0 2 F 1/1368		H 0 1 L 29/78	6 1 8 G 5 C 0 9 4
G 0 9 F 9/30	3 3 8	G 0 2 F 1/136	5 0 0 5 F 1 1 0
		H 0 1 L 29/78	6 1 6 V
			6 2 6 B
審査請求 未請求 請求項の数14 O L (全 12 頁)			

(21) 出願番号 特願2000-294335(P2000-294335)

(22) 出願日 平成12年9月27日(2000. 9. 27)

(31) 優先権主張番号 特願平11-273235

(32) 優先日 平成11年9月27日(1999. 9. 27)

(33) 優先権主張国 日本 (J P)

(31) 優先権主張番号 特願2000-67386(P2000-67386)

(32) 優先日 平成12年3月10日(2000. 3. 10)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 川田 浩孝

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(72) 発明者 山崎 泰志

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(74) 代理人 100095728

弁理士 上柳 雅彦 (外1名)

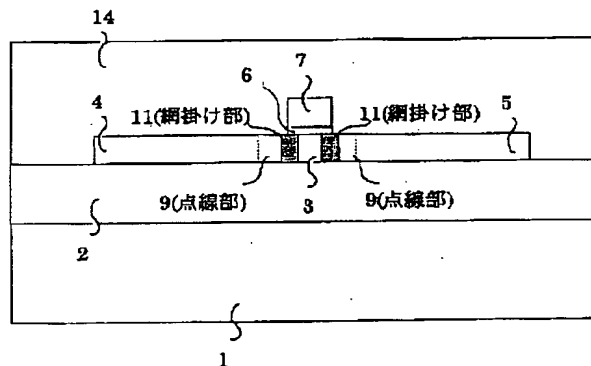
最終頁に続く

(54) 【発明の名称】 電気光学装置及び電子機器

(57) 【要約】

【課題】 絶縁体層上の半導体層に形成された半導体装置を含む電気光学装置において、開口率を確保しながらSOI特有の基板浮遊効果を抑制した電気光学装置を提供する。

【解決手段】 画素部の半導体層の膜厚を100nm以下にし、且つ、画素トランジスタに基板浮遊効果の小さいPチャネル型のトランジスタを用い、且つArイオン注入によって再結合中心を導入して、余剰キャリアの蓄積を防ぎ、ボディコンタクトを設けずに基板浮遊効果を抑制し、開口率が高く、光リークの少ない電気光学装置を得る。



BEST AVAILABLE COPY

1

【特許請求の範囲】

【請求項1】 支持基板と、前記支持基板上に形成された第1の絶縁体層と、該第1の絶縁体層上に形成された半導体層とにより構成された基板上に、
複数の走査線と、

前記複数の走査線に交差する複数のデータ線と、
前記各走査線と前記各データ線に接続された画素トランジスタと、

前記画素トランジスタに接続された画素電極と、
前記画素トランジスタを動作させるための駆動トランジスタを含む周辺回路とを有する電気光学装置であって、
前記画素トランジスタまたは駆動トランジスタのチャンネル領域とソース領域との接合部分を含む領域、または、
前記チャンネル領域とドレイン領域との接合部分を含む領域のうち、少なくとも一方の領域の欠陥密度が、前記チャンネル領域の欠陥密度より高いことを特徴とする電気光学装置。

【請求項2】 支持基板と、前記支持基板上に形成された第1の絶縁体層と、該第1の絶縁体層上に形成された半導体層とにより構成された基板上に、
複数の走査線と、

前記複数の走査線に交差する複数のデータ線と、
前記各走査線と前記各データ線に接続された画素トランジスタと、

前記トランジスタに接続された画素電極とを有する電気光学装置であって、
前記画素トランジスタのチャンネル領域とソース領域との接合部分を含む領域、または、前記チャンネル領域とドレイン領域との接合部分を含む領域のうち、少なくとも一方の領域の欠陥密度が、前記チャンネル領域の欠陥密度より高いことを特徴とする電気光学装置。

【請求項3】 支持基板と、前記支持基板上に形成された第1の絶縁体層と、該第1の絶縁体層上に形成された半導体層とにより構成された基板上に、
複数の走査線と、

前記複数の走査線に交差する複数のデータ線と、
前記各走査線と前記各データ線に接続された画素トランジスタと、

前記トランジスタに接続された画素電極と、
前記画素トランジスタを動作させるための駆動トランジスタを含む周辺回路とを有する電気光学装置であって、
前記画素トランジスタまたは駆動トランジスタのチャンネル領域とソース領域との接合部分を含む領域、または、
前記チャンネル領域とドレイン領域との接合部分を含む領域のうち、少なくとも一方の領域の欠陥密度が、前記チャンネル領域の欠陥密度より高いことを特徴とする電気光学装置。

【請求項4】 支持基板と、前記支持基板上に形成された第1の絶縁体層と、該第1の絶縁体層上に形成された半導体層とで構成されている基板上に、

2

複数の走査線と、

前記複数の走査線に交差する複数のデータ線と、
前記各走査線と前記各データ線に接続された画素トランジスタと、

前記画素トランジスタに接続された画素電極と、
前記画素トランジスタを動作させるための駆動トランジスタを含む周辺回路とを有する電気光学装置であって、
前記画素トランジスタまたは駆動トランジスタのチャンネル領域とソース領域との接合部分よりもチャンネル側の領域、または、前記チャンネル領域とドレイン領域との接合部分よりもチャンネル側の領域のうち、少なくとも一方の領域の欠陥密度が、前記チャンネル領域の欠陥密度より高い画素または駆動トランジスタを含むことを特徴とする電気光学装置。

【請求項5】 支持基板と、前記支持基板上に形成された第1の絶縁体層と、該第1の絶縁体層上に形成された半導体層とで構成されている基板上に、
複数の走査線と、

前記複数の走査線に交差する複数のデータ線と、
前記各走査線と前記各データ線に接続された画素トランジスタと、

前記画素トランジスタに接続された画素電極とを有する電気光学装置であって、
前記画素トランジスタのチャンネル領域とソース領域との接合部分よりもチャンネル側の領域、または、前記チャンネル領域とドレイン領域との接合部分よりもチャンネル側の領域のうち、少なくとも一方の領域の欠陥密度が、前記チャンネル領域の欠陥密度より高いことを特徴とする電気光学装置。

【請求項6】 支持基板と、前記支持基板上に形成された第1の絶縁体層と、該第1の絶縁体層上に形成された半導体層とで構成されている基板上に、
複数の走査線と、

前記複数の走査線に交差する複数のデータ線と、
前記各走査線と前記各データ線に接続された画素トランジスタと、

前記画素トランジスタに接続された画素電極と、
前記画素トランジスタを動作させるための駆動トランジスタを含む周辺回路とを有する電気光学装置であって、
前記画素トランジスタまたは駆動トランジスタのチャンネル領域とソース領域との接合部分よりもチャンネル側の領域、または、前記チャンネル領域とドレイン領域との接合部分よりもチャンネル側の領域のうち、少なくとも一方の領域の欠陥密度が、前記チャンネル領域の欠陥密度より高いことを特徴とする電気光学装置。

【請求項7】 請求項1乃至請求項6のいずれかに記載の電気光学装置において、

前記各走査線と前記各データ線に接続された前記画素トランジスタがPチャンネル型であることを特徴とする電気光学装置。

50

3

【請求項8】 請求項7に記載の電気光学装置において、前記第1の絶縁体層上に形成された半導体層のうち、少なくとも、前記各走査線と前記各データ線に接続された前記画素トランジスタが形成されている部分の膜厚が100nm以下であることを特徴とする電気光学装置。

【請求項9】 請求項1乃至請求項8のいずれかに記載の電気光学装置において、前記領域における欠陥を、Arイオンの注入により導入することを特徴とする電気光学装置。

【請求項10】 請求項1乃至請求項9のいずれかに記載の電気光学装置において、前記支持基板が単結晶シリコンであることを特徴とする電気光学装置。

【請求項11】 請求項1乃至請求項9のいずれかに記載の電気光学装置において、前記支持基板が石英であり、且つ、第1の絶縁体層上に形成された半導体層が単結晶シリコンであることを特徴とする電気光学装置。

【請求項12】 請求項1乃至請求項9のいずれかに記載の電気光学装置において、前記支持基板が石英であり、且つ、第1の絶縁体層上に形成された半導体層が多結晶シリコンであることを特徴とする電気光学装置。

【請求項13】 請求項1及至請求項9のいずれかに記載の電気光学装置において、前記支持基板がガラスであることを特徴とする電気光学装置。

【請求項14】 光源と、前記光源から出射される光が入射されて画像情報に対応した変調を施す、請求項1乃至請求項13のいずれかに記載の電気光学装置と、前記電気光学装置により変調された光を投射する投射手段とを具備することを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、絶縁体層上の半導体層に形成されたMISトランジスタにおいて、基板浮遊効果を防止した電気光学装置、及び、電子機器に関する。

【0002】

【従来の技術】 絶縁体上に単結晶シリコン層からなる半導体層を形成し、その半導体層にトランジスタ等の半導体デバイスを形成するSOI (Silicon On Insulator) 技術は、素子の高速化や低消費電力化、高集積化等の利点を有し、液晶装置等の電気光学装置に適用することが可能である。

【0003】 ところで、一般的なバルク半導体部品にあって、MISトランジスタのチャンネル領域は、下地基板を通じて、該チャンネル領域を所定の電位に保持することが

4

できるので、チャンネル部の電位変化に起因する寄生バイポーラ効果などによって素子の耐圧などの電気的特性が劣化することはない。

【0004】 しかしながら、SOI構造のMISトランジスタでは、チャンネル下部が下地絶縁膜により完全に分離されているため、チャンネル領域を上記のように所定の電位に固定させることができず、該チャンネル領域が電気的に浮いた状態となる。このとき、ドレイン領域近傍の電界で加速されたキャリアと結晶格子との衝突によるインパクトイオン化現象により発生した余剰キャリアがチャンネルの下部に蓄積する。この際、チャンネル下部に余剰キャリアが蓄積してチャンネル電位が上昇すると、ソース・チャンネル・ドレインのNPN (Nチャンネル型の場合) 構造が見掛け上のバイポーラ素子として動作するため、異常電流により素子のソース・ドレイン間耐圧が劣化するなど電気的な特性が悪化する、という問題があった。これらのチャンネル部が電気的に浮いた状態であることに起因する一連の現象は、基板浮遊効果と呼ばれる。

【0005】 このような問題を解決するため、従来にあっては、チャンネル領域と所定の経路で電気的に接続されたボディコンタクト領域を設けるとともに、チャンネル領域に蓄積された余剰キャリアを該ボディコンタクト領域から引き抜くことにより、基板浮遊効果を抑制していた。

【0006】

【発明が解決しようとする課題】 しかしながら、液晶装置などの電気光学装置の画素領域で使用されるMISトランジスタにボディコンタクト領域を設けると、画素の集積度を上げることが難しく、特に透過型の場合、開口率が小さくなってしまふ、という問題があった。また、画素領域以外の周辺駆動回路においても、ボディコンタクト領域を設けると、集積化が難しくなる。さらに、投射型表示装置などの電子機器に用いられる電気光学装置においては、強い光が画素トランジスタのチャンネル領域やLDD (Lightly Doped Drain) 領域に光が入射すると光励起でキャリアが生成して、画素蓄積容量より電荷がリークする結果、フリッカーなどの表示ムラの原因となってしまう。

【0007】 本発明は、かかる事情に鑑みてなされたもので、その目的とするところは、SOI特有の基板浮遊効果を抑制したトランジスタを有する電気光学装置、特に、光リークが問題となる投射型表示装置などの電子機器に最適な電気光学装置、および、この電気光学装置を用いた電子機器を提供することにある。

【0008】

【課題を解決するための手段】 上記目的を達成するために、本発明は、次のように、絶縁体層上の半導体層に形成された半導体装置を提供する。

【0009】 すなわち、本件の第1の発明は、支持基板と、前記支持基板上に形成された第1の絶縁体層と、該

5

第1の絶縁体層上に形成された半導体層とにより構成された基板上に、複数の走査線と、前記複数の走査線に交差する複数のデータ線と、前記各走査線と前記各データ線に接続された画素トランジスタと、前記画素トランジスタに接続された画素電極と、前記画素トランジスタを動作させるための駆動トランジスタを含む周辺回路とを有する電気光学装置であって、前記画素トランジスタまたは駆動トランジスタのチャンネル領域とソース領域との接合部分を含む領域、または、前記チャンネル領域とドレイン領域との接合部分を含む領域のうち、少なくとも一方の領域の欠陥密度が、前記チャンネル領域の欠陥密度より高いことを特徴としている。

【0010】本発明の構成によれば、画素または駆動トランジスタにおいて、チャンネル領域よりも欠陥密度が高い領域がキャリアの再結合中心として働くことによって、余剰キャリアの蓄積を防止して、基板浮遊効果を抑制することができる。また、ゲート電極で遮光できないLDD領域に光が入射して、光励起でキャリアが生成しても、上記再結合中心により、リーク電流が流れることを防止できる。

【0011】本件の第2の発明は、支持基板と、前記支持基板上に形成された第1の絶縁体層と、該第1の絶縁体層上に形成された半導体層とにより構成された基板上に、複数の走査線と、前記複数の走査線に交差する複数のデータ線と、前記各走査線と前記各データ線に接続された画素トランジスタと、前記トランジスタに接続された画素電極とを有する電気光学装置であって、前記画素トランジスタのチャンネル領域とソース領域との接合部分を含む領域、または、前記チャンネル領域とドレイン領域との接合部分を含む領域のうち、少なくとも一方の領域の欠陥密度が、前記チャンネル領域の欠陥密度より高いことを特徴としている。

【0012】本発明の構成によれば、画素トランジスタにおいて、チャンネル領域よりも欠陥密度が高い領域がキャリアの再結合中心として働くことによって、余剰キャリアの蓄積を防止し、ボディコンタクトをとらずに基板浮遊効果を抑制することができ、開口率の高い電気光学装置が得られる。また、ゲート電極で遮光できないLDD領域に光が入射して、光励起でキャリアが生成しても、上記再結合中心により、リーク電流が流れることを防止できる。本件の第3の発明は、支持基板と、前記支持基板上に形成された第1の絶縁体層と、該第1の絶縁体層上に形成された半導体層とにより構成された基板上に、複数の走査線と、前記複数の走査線に交差する複数のデータ線と、前記各走査線と前記各データ線に接続された画素トランジスタと、前記トランジスタに接続された画素電極と、前記画素トランジスタを動作させるための駆動トランジスタを含む周辺回路とを有する電気光学装置であって、前記画素トランジスタまたは駆動トランジスタのチャンネル領域とソース領域との接合部分を含む

6

領域、または、前記チャンネル領域とドレイン領域との接合部分を含む領域のうち、少なくとも一方の領域の欠陥密度が、前記チャンネル領域の欠陥密度より高いことを特徴としている。

【0013】本発明の構成によれば、画素または駆動トランジスタにおいて、チャンネル領域よりも欠陥密度が高い領域がキャリアの再結合中心として働くことによって、余剰キャリアの蓄積を防止し、ボディコンタクトをとらずに基板浮遊効果を抑制することができ、さらに、開口率の高い電気光学装置が得られる。また、ゲート電極で遮光できないLDD領域に光が入射して、光励起でキャリアが生成しても、上記再結合中心により、リーク電流が流れることを防止できる。また、周辺回路を効率よくレイアウトできる。

【0014】本件の第4の発明によれば、支持基板と、前記支持基板上に形成された第1の絶縁体層と、該第1の絶縁体層上に形成された半導体層とで構成されている基板上に、複数の走査線と、前記複数の走査線に交差する複数のデータ線と、前記各走査線と前記各データ線に接続された画素トランジスタと、前記画素トランジスタに接続された画素電極と、前記画素トランジスタを動作させるための駆動トランジスタを含む周辺回路とを有する電気光学装置であって、前記画素トランジスタまたは駆動トランジスタのチャンネル領域とソース領域との接合部分よりもチャンネル側の領域、または、前記チャンネル領域とドレイン領域との接合部分よりもチャンネル側の領域のうち、少なくとも一方の領域の欠陥密度が、前記チャンネル領域の欠陥密度より高い画素または駆動トランジスタを含むことを特徴としている。

【0015】本発明の構成によれば、画素または駆動トランジスタにおいて、チャンネル領域よりも欠陥密度が高い領域がキャリアの再結合中心として働くことによって、余剰キャリアの蓄積を防止し、基板浮遊効果を抑制することができる。また、ゲート電極で遮光できないLDD領域に光が入射して、光励起でキャリアが生成しても、上記再結合中心により、リーク電流が流れることを防止できる。本発明の第5の発明によれば、支持基板と、前記支持基板上に形成された第1の絶縁体層と、該第1の絶縁体層上に形成された半導体層とで構成されている基板上に、複数の走査線と、前記複数の走査線に交差する複数のデータ線と、前記各走査線と前記各データ線に接続された画素トランジスタと、前記画素トランジスタに接続された画素電極とを有する電気光学装置であって、前記画素トランジスタのチャンネル領域とソース領域との接合部分よりもチャンネル側の領域、または、前記チャンネル領域とドレイン領域との接合部分よりもチャンネル側の領域のうち、少なくとも一方の領域の欠陥密度が、前記チャンネル領域の欠陥密度より高いことを特徴としている。

【0016】本発明の構成によれば、画素トランジスタ

7

において、チャネル領域よりも欠陥密度が高い領域がキャリアの再結合中心として働くことによって、余剰キャリアの蓄積を防止し、ボディコンタクトをとらずに基板浮遊効果を抑制することができ、さらに、開口率の高い電気光学装置が得られる。また、ゲート電極で遮光できないLDD領域に光が入射して、光励起でキャリアが生成しても、上記再結合中心により、リーク電流が流れることを防止できるのでフリッカ等のない表示品位の高い電気光学装置が得られる。本件の第6の発明は、支持基板と、前記支持基板上に形成された第1の絶縁体層と、該第1の絶縁体層上に形成された半導体層とで構成されている基板上に、複数の走査線と、前記複数の走査線に交差する複数のデータ線と、前記各走査線と前記各データ線に接続された画素トランジスタと、前記画素トランジスタに接続された画素電極と、前記画素トランジスタを動作させるための駆動トランジスタを含む周辺回路とを有する電気光学装置であって、前記画素トランジスタまたは駆動トランジスタのチャネル領域とソース領域との接合部分よりもチャネル側の領域、または、前記チャネル領域とドレイン領域との接合部分よりもチャネル側の領域のうち、少なくとも一方の領域の欠陥密度が、前記チャネル領域の欠陥密度より高いことを特徴としている。

【0017】本発明の構成によれば、画素または駆動トランジスタにおいて、チャネル領域よりも欠陥密度が高い領域がキャリアの再結合中心として働くことによって、余剰キャリアの蓄積を防止し、ボディコンタクトをとらずに基板浮遊効果を抑制することができ、さらに、開口率の高い電気光学装置が得られる。また、ゲート電極で遮光できないLDD領域に光が入射して、光励起でキャリアが生成しても、上記再結合中心により、リーク電流が流れることを防止できる。また、周辺回路を効率よくレイアウトできる。

【0018】さて、上記いずれかの発明においては、前記各走査線と前記各データ線に接続された前記画素トランジスタがPチャネル型である構成が望ましい。この構成によれば、画素トランジスタの少数キャリアは電子よりもインパクトイオン化係数の小さい正孔であるため、画素トランジスタにNチャネル型を用いる場合よりも基板浮遊効果が起こりにくく、ボディコンタクトをとらずにNチャネル型よりも高い電圧で駆動させることができ、開口率の高い電気光学装置が得られる。さらに、各走査線と各データ線に接続されたトランジスタにおいて、チャネル領域よりも欠陥密度が高い領域がキャリアの再結合中心として働くことによって、余剰キャリアの蓄積を防止して、より基板浮遊効果を抑制するため、液晶の駆動など、高い電圧で駆動させる場合に最適である。また、ゲート電極で遮光できないLDD領域に光が入射して、光励起でキャリアが生成しても、上記再結合中心により、リーク電流が流れることを防止できる。ま

8

た、このような構成において、前記第1の絶縁体層上に形成された半導体層のうち、少なくとも、前記各走査線と前記各データ線に接続された前記画素トランジスタが形成されている部分の膜厚が100nm以下である構成が望ましい。この構成によれば、電気光学装置のうち、少なくとも、各走査線と各データ線に接続された前記トランジスタが形成されている部分（すなわち、光が照射される部分）の半導体層の膜厚が薄いため、光励起によるリーク電流を最小限に抑制することができる。

10 【0019】上記いずれかの発明においては、前記領域における欠陥を、Arイオンの注入により導入する構成であることが望ましい。この構成によれば、Arイオンの注入によって導入される欠陥が再結合中心として働く。

【0020】上記いずれかの発明においては、前記支持基板が単結晶シリコンである構成が望ましい。この構成によれば、反射型の液晶装置などの電気光学装置に適用することが可能である。さらに、バルクシリコンの装置をそのまま使用することができるメリットがある。

20 【0021】上記いずれかの発明においては、前記支持基板が石英であり、且つ、第1の絶縁体層上に形成された半導体層が単結晶シリコンである構成が望ましい。この構成によれば、支持基板が透明であるため、透過型の液晶装置などの電気光学装置に適用可能である。また、支持基板がガラスでは行えない高温プロセスができるため、良質の絶縁膜などを得ることができ、信頼性の高いデバイスを提供できる。さらに、前記半導体層が単結晶シリコンであるため、駆動周波数を高めた高品質で高精細な電気光学装置を得ることができる。

30 【0022】上記いずれかの発明においては、前記支持基板が石英であり、且つ、第1の絶縁体層上に形成された半導体層が多結晶シリコンである構成が望ましい。この構成によれば、支持基板が透明であるため、透過型の液晶装置などの電気光学装置に適用可能である。また、支持基板がガラスでは行えない高温プロセスができるため、良質の絶縁膜などを得ることができ、信頼性の高いデバイスを提供できる。さらに、前記半導体層が多結晶シリコンであるため、基板上に容易に成膜することができ、高精細な電気光学装置を容易に得ることができる。

40 【0023】上記いずれかの発明においては、前記支持基板がガラスである構成が望ましい。この構成によれば、支持基板が安価な透明基板であるため、液晶装置などの透過型の電気光学装置を低コストで提供できる。

【0024】そして、本発明の電子機器は、光源と、前記光源から出射される光が入射されて画像情報に対応した変調を施す上記電気光学装置と、前記電気光学装置により変調された光を投射する投射手段とを具備することを特徴としている。

【0025】

50 【発明の実施の形態】以下に、本発明の実施形態に係る

9

電気光学装置について、図面を参照して説明する。

【0026】（電気光学装置の構成）図1は、本発明の一実施形態に係る電気光学装置としての液晶装置のうち、画像形成領域の等価回路を示す図である。また、図3は、同液晶装置におけるトランジスタの構造の一例を示す平面図であり、図2は、そのA-A'線に沿った断面図である。

【0027】さて、図1において、本実施形態に係る液晶装置の画像表示領域を構成する複数の画素は、マトリクス状に複数形成された画素電極9aと、画素電極9aを制御するための画素トランジスタ30とからなり、画像信号が供給されるデータ線6aが当該画素トランジスタ30のソースに電気的に接続されている。データ線6aに書き込まれる画像信号S1、S2、…、Snは、この順に線順次に供給しても構わないし、相隣接する複数のデータ線6a同士に対して、グループ毎に供給するようにしても良い。

【0028】また、画素トランジスタ30のゲートに走査線3aが電気的に接続されており、所定のタイミングで、走査線3aにパルス的に走査信号G1、G2、…、Gmを、この順に線順次で印加するように構成されている。画素電極9aは、画素トランジスタ30のドレインに電気的に接続されており、画素トランジスタ30を一定期間だけスイッチを閉じることにより、データ線6aから供給される画像信号S1、S2、…、Snを所定のタイミングで書き込む。画素電極9aを介して液晶に書き込まれた所定レベルの画像信号S1、S2、…、Snは、対向基板（後述する）に形成された対向電極（後述する）との間で一定期間保持される。ここで、保持された画像信号のリークするのを防ぐために、画素電極9aおよび対向電極の間に形成される液晶容量に対して並列に蓄積容量70が付加されている。この蓄積容量70により、保持特性が改善され、コントラスト比の高い液晶装置が実現できる。

【0029】次に、本実施形態に係るトランジスタの断面構造について、図2を用いて説明する。なお、図2は、トランジスタだけを示すものであり、図1における画素電極9aや、データ線6a、蓄積容量70等については省略する。

【0030】さて、図2に示されるように、支持基板1の上には第1の絶縁体層2が形成されており、この第1の絶縁体層2の上に、Pチャネル型のトランジスタが形成されている。詳細には、第1の絶縁体層2の上には、半導体層の所定の領域にN型のチャネル領域3、P型のソース領域4およびドレイン領域5が設けられ、さらに、チャネル領域3の上に形成された第2の絶縁体層（ゲート絶縁膜）6、ゲート電極7とともにMISTランジスタが構成されている。なお、この図では省略されているが、トランジスタの下側であって、支持基板1と第1の絶縁体層2との間には、遮光層が設けられている。詳

10

細には、この遮光膜は、画像表示領域において、トランジスタを、下側から見て覆う位置に設けられている。

【0031】ここで、支持基板1は、単結晶シリコン、石英基板、ガラス基板のいずれであってもよい。支持基板1が単結晶シリコンであれば、反射型電気光学装置に適用可能であり、その場合、半導体層は単結晶シリコンである。また、支持基板1が石英基板、ガラス基板であれば、透過型電気光学装置に適用可能であり、その場合、半導体層は、単結晶シリコン、多結晶シリコンのいずれかである。

【0032】また、半導体層とゲート電極7とを覆うように層間絶縁膜14が形成されている。なお、図2では省略されているが、図1におけるデータ線6aが、層間絶縁膜14に形成されるコンタクトホールを介してソース領域4に接続される一方、図1における画素電極9aが、同じく層間絶縁膜14に形成されるコンタクトホールを介してドレイン5に接続されている。

【0033】さらに、通常のMISTランジスタと同じく、チャネル領域3とソース領域4との間には、LDD（Lightly Doped Drain）領域9（図2において左側の点線部）が、ソース領域4よりも低い不純物濃度を有するP型の半導体層として形成され、同様に、チャネル領域3とドレイン領域5との間にも、LDD領域9（図2において右側の点線部）が、ドレイン領域5よりも低い不純物濃度を有するP型の半導体層として形成されている。LDD構造を有することにより、ドレイン近傍の電界分布を緩和して基板浮遊効果の原因であるインパクトイオン化を小さくすることができる。さらにPチャネル型トランジスタの少数キャリアは電子よりもインパクトイオン化係数の小さい正孔であるため、Nチャネル型を用いる場合よりも基板浮遊効果が起こりにくく、ボディコンタクトをとらずにNチャネル型よりも高い電圧で駆動させることができる。よって、画素トランジスタ30をPチャネル型にすることにより、開口率の高い電気光学装置が得られる。

【0034】さらに、チャネル領域3とソース領域4との接合部分を含んだ一定幅の領域11（図2において左側の網掛け部）には、Arイオンが注入されて、その欠陥密度が、チャネル領域3より高くなっている。同様に、チャネル領域3とドレイン領域5との接合部分を含んだ一定幅の領域11（図2において右側の網掛け部）にも、Arイオンが注入されて、その欠陥密度が、チャネル領域3より高くなっている。これら2つの領域11は、図3に示されるように、ゲート電極7に沿って、ソース領域4の側およびドレイン領域5の側の全域に渡ってそれぞれ設けられる。

【0035】ここで、領域11に注入されたArイオンにより、余剰キャリアの再結合中心が導入され、基板浮遊効果がよりいっそう抑制される。なお、ソース、ドレインが入れ替わる画素トランジスタ30では、図2に示さ

11

れるように、領域11が、ソース領域4の側およびドレイン領域5の側の両方にそれぞれ形成することが好ましい。同様にLDD領域9もソース領域4の側およびドレイン領域5の側の両方にそれぞれ形成することが好ましい。

【0036】なお、本実施形態において、素子分離はメサ分離で行っているが、公知のあらゆる素地分離方法、例えばLOCOS (Local Oxidation of Silicon) 分離やトレンチ、などを用いても構わない。

【0037】また、本実施形態のトランジスタの耐圧向上の効果は、Pチャネル型に限ったものではなく、Nチャネル型においてもその効果があるため、N型を用いても構わない。

【0038】さらに、本実施形態のトランジスタは、部分空乏型でも完全空乏型でも有効である。部分空乏型であれば、チャネル領域3が形成されている部分の半導体層の膜厚を、100nm～300nmとするのが好ましく、完全空乏型であれば、チャネル領域3が形成されている部分の半導体層の膜厚を、30nm～100nmとするのが好ましい（代表的には50nm程度）。

【0039】なお、画素トランジスタ部分をほぼ完全に遮光できる場合は、光励起によるリーク電流を許容できる範囲内で画素トランジスタ部分の半導体層の膜厚が厚い部分空乏型を適用できる。

【0040】また、遮光が完全ではなく迷光が侵入する場合は、光が照射される画素トランジスタ30では、チャネル領域3が形成されている部分の半導体層の膜厚を100nm以下にすると、光励起によるリーク電流が抑制される。光励起により生成されるキャリア数は、半導体層の膜厚に比例するために、膜厚が薄い方が光リーク電流は低いが、あまり薄すぎるとトランジスタの閾値電圧の制御が難しくなるため、50nm程度が好ましい。また、半導体層膜厚を薄くしたことによってソース・ドレインなどのシート抵抗の増加が問題になる場合には、ソース・ドレインをシリサイド化すれば低抵抗化できる。

【0041】さらに、部分空乏型トランジスタ、完全空乏型トランジスタいずれにおいても、ゲート電極で遮光できないLDD領域に光が入射して、光励起でキャリアが生成しても、再結合中心により、リーク電流が流れることを防止できる。

【0042】くわえて、画像表示領域の周辺に、画素トランジスタ30を動作させる駆動トランジスタを含む周辺回路を設ける場合、光リーク対策の必要な画像表示領域の画素トランジスタ30にかかる半導体層のみ膜厚を100nm以下にし、周辺回路を構成する駆動トランジスタにかかる半導体層の膜厚は100nm以下でも100nm以上でもどちらでもよい。

【0043】また、本実施形態ではボディコンタクトと組み合わせても構わない。即ち、チャネル領域と所定の

12

経路で電気的に接続されたボディコンタクト領域をさらに設けることにより、チャネル領域に蓄積された余剰キャリアをこのボディコンタクト領域から引き抜くことで、基板浮遊効果をさらに抑制することが可能である。

【0044】（本実施形態の変形例1）図4は、上述した実施形態の変形例1を示すものであり、上述の実施形態と異なる点のみ説明して、共通部分についてはその説明を省略する。

【0045】図4に示されるように、この変形例1では、LDD領域9（図4において点線部）と、欠陥密度がチャネル領域3よりも高い領域11（図4において網掛け部）とが重なっている。即ち、この変形例1では、LDD領域9の全体にArイオンが注入されている。このような構成によれば、ソース領域4、ドレイン領域5の抵抗が大きくなる。

【0046】（本実施形態の変形例2）図5は、上述した実施形態の変形例2を示すものであり、上述の実施形態と異なる点のみ説明して、共通部分についてはその説明を省略する。図5に示されるように、この変形例2では、LDD領域9と、ソース領域4またはドレイン領域5と、領域11とが重なっている。即ち、LDD領域9と、ソース領域4またはドレイン領域5との全体にわたってArイオンが注入されている。このような変形例2によれば、LDD領域9に不純物を注入するためのマスクと、領域領域11にArイオンを注入するためのマスクとを兼用できる利点がある。即ち、LDD領域9への不純物を注入する工程と同一工程で領域11にArイオンを注入することができ、工程数が増えない。また、ソース領域4、ドレイン領域5の活性化の後に、領域11にArイオンを注入する場合において、LDD領域9を形成するためのマスクを使用できる。

【0047】（本実施形態の変形例3）図6は、上述した実施形態の変形例3を示すものであり、上述の実施形態と異なる点のみ説明して、共通部分についてはその説明を省略する。

【0048】図6に示されるように、この変形例3では、領域11がチャネル領域3内のみ形成されている。即ち、LDD領域9（図6において点線部）と、ソース領域4、ドレイン領域5とはArイオンが注入されていない構成となっている。

【0049】このような構成によれば、欠陥に起因するリーク電流を最小限に抑えられる。

【0050】（その他）なお、本発明においては、ソース領域およびドレイン領域が入れ替わらないトランジスタでは、ソース領域またはドレイン領域のうち、一方の領域だけにチャネル領域3よりも欠陥密度が高い領域11を設けても構わない。また、LDD領域9はドレイン側のみに設けても構わない。また、本発明においては、チャネル領域3よりも欠陥密度が高い領域11を形成する方法としてArイオンの注入に限ったものではない。シリ

13

コンや、酸素、炭素、窒素などのイオンを注入してもよい。

【0051】（液晶装置の全体構成）次に、実施形態に係る液晶装置の全体構成について、図7及び図8を参照して説明する。尚、図7は、トランジスタが形成された素子基板10を、そこに形成された他の構成要素と共に対向基板20の側から見た平面図であり、図8は、対向基板20を含めて示す図7のH-H'断面図である。

【0052】図7に示されるように、対向基板20には、シール材52の内側に並行して、第2遮光膜23と同一或いは異なる材料からなる額縁としての第3遮光膜53が設けられている。なお、第2遮光膜23は、対向基板20の側からの入射光が、画素トランジスタ30に侵入するのを防止したり、画素間の混色を防止したりするために、画素電極9aと対向する領域以外の領域に設けられたものである。

【0053】一方、素子基板10において、シール材52の外側の領域には、データ線駆動回路101及び外部回路接続端子102が素子基板10の一辺に沿って設けられており、走査線駆動回路104が、この一辺に隣接する2辺に沿って設けられている。走査線3aに供給される走査信号遅延が問題にならないのならば、走査線駆動回路104は片側だけでも良いことは言うまでもない。また、データ線駆動回路101を画像表示領域の辺に沿って両側に配列してもよい。例えば奇数列のデータ線6aは画像表示領域の一方の辺に沿って配設されたデータ線駆動回路から画像信号を供給し、偶数列のデータ線6aは前記画像表示領域の反対側の辺に沿って配設されたデータ線駆動回路から画像信号を供給するようにしてもよい。この様にデータ線6aを櫛歯状に駆動するようにすれば、データ線駆動回路の占有面積を拡張することができるため、複雑な回路を構成することが可能となる。更に素子基板10の残る一辺には、画像表示領域の両側に設けられた走査線駆動回路104の間をつなぐための複数の配線105が設けられている。また、対向基板20のコーナー部の少なくとも1箇所においては、素子基板10と対向基板20との間で電氣的導通をとるための上下導通材106が設けられている。そして、図8に示すように、シール材52とほぼ同じ輪郭を持つ対向基板20が当該シール材52により素子基板10に固着されている。

【0054】このような液晶装置の素子基板10上には、更に、製造途中や出荷時の当該液晶装置の品質、欠陥等を検査するための検査回路等が設けられ、データ線駆動回路101および走査線駆動回路104とともに周辺回路として形成されている。

【0055】また、データ線駆動回路101および走査線駆動回路104を素子基板10の上に設ける代わりに、例えばTAB（テープオートメテッドボンディング基板）上に実装された駆動用LSIに、素子基板10

14

の周辺部に設けられた異方性導電フィルムを介して電氣的及び機械的に接続するようにしてもよい。

【0056】また、対向基板20の投射光が入射する側及び素子基板10の出射光が出射する側には、各々、例えば、TN（ツイステッドネマティック）モード、STN（スーパーTN）モード、D-STN（デュアルスキャン-STN）モード等の動作モードや、ノーマリーホワイトモード／ノーマリーブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光手段などが所定の方向で配置される。

【0057】以上説明した液晶装置は、例えばカラー液晶プロジェクタ（投射型表示装置）に適用する場合には、3枚の液晶装置がRGB用のライトバルブに各々用いられる。この場合、各パネルには各々RGB色分解用のダイクロイックミラーを介して分解された各色の光が各々入射された後、合成されて投射されることになる。従って、この場合には、対向基板20には、実施形態のようにカラーフィルタは設けられない。

【0058】ただし、実施形態における液晶装置を、液晶プロジェクタ以外の直視型や反射型のカラー液晶テレビなどのカラー液晶装置として適用する場合には、画素電極9aと対向する領域であって、第2遮光膜23の形成されていない領域に、RGBのカラーフィルタをその保護膜と共に、対向基板20上に形成すれば良い。

【0059】一方、実施形態における液晶装置を、液晶プロジェクタのライトバルブに適用する場合、対向基板20上に1画素に1個対応するようにマイクロレンズを形成してもよい。このようにすれば、入射光の集光効率を向上することで、明るい液晶装置が実現できる。更にまた、対向基板20上に、何層もの屈折率の相違する干渉層を堆積することで、光の干渉を利用して、RGB色を作り出すダイクロイックフィルタを形成してもよい。このダイクロイックフィルタ付き対向基板によれば、より明るいカラー液晶装置が実現できる。

【0060】（電子機器）次に、上記液晶装置を用いた電子機器の一例として、投射型表示装置の構成について、図9を参照して説明する。図9は、上述した液晶装置を3個用意し、夫々RGB用の液晶装置962R、962G及び962Bとして用いた投射型液晶装置1100の光学系の概略構成を示す図である。本例の投射型表示装置1100の光学系には、光源装置920と、均一照明光学系923が採用されている。そして、投射型表示装置1100は、この均一照明光学系923から出射される光束Wを赤（R）、緑（G）、青（B）に分離する色分離光学系924と、各色光束R、G、Bをそれぞれ変調するライトバルブ925R、925G、925Bと、変調された後の色光束を再合成する色合成プリズム910と、合成された光束を投射面100の表面に拡大投射する投射手段としての投射レンズユニット906を備えている。また、青色光束Bを対応するライトバルブ

15

925Bに導く導光系927をも備えている。

【0061】均一照明光学系923は、2つのレンズ板921、922と反射ミラー931を備えており、反射ミラー931を挟んで2つのレンズ板921、922が直交する状態に配置されている。均一照明光学系923の2つのレンズ板921、922は、それぞれマトリクス状に配置された複数の矩形レンズを備えている。光源装置920から出射された光束は、第1のレンズ板921の矩形レンズによって複数の部分光束に分割される。そして、これらの部分光束は、第2のレンズ板922の矩形レンズによって3つのライトバルブ925R、925G、925B付近で重畳される。従って、均一照明光学系923を用いることにより、光源装置920が出射光束の断面内で不均一な照度分布を有している場合でも、3つのライトバルブ925R、925G、925Bを均一な照明光で照明することが可能となる。

【0062】各色分離光学系924は、青緑反射ダイクロイックミラー941と、緑反射ダイクロイックミラー942と、反射ミラー943とから構成される。まず、青緑反射ダイクロイックミラー941において、光束Wに含まれている青色光束Bおよび緑色光束Gが直角に反射され、緑反射ダイクロイックミラー942の側に向かう。一方、赤色光束Rは、青緑反射ダイクロイックミラー941を通過して、後方の反射ミラー943で直角に反射されて、赤色光束Rの出射部944から色合成光学系の側に射出される。

【0063】次に、青緑反射ダイクロイックミラー941により反射された青色光束B、緑色光束Gのうち、緑色光束Gのみが、緑反射ダイクロイックミラー942において直角に反射されて、緑色光束Gの出射部945から色合成光学系の側に射出される。また、緑反射ダイクロイックミラー942を通過した青色光束Bは、青色光束Bの出射部946から導光系927の側に射出される。本例では、均一照明光学素子の光束Wの出射部から、色分離光学系924における各色光束の出射部944、945、946までの距離が互いにほぼ等しくなるように設定されている。

【0064】色分離光学系924による赤色光束Rの出射部944の出射側、および、緑色光束Gの出射部945の出射側には、それぞれ集光レンズ951、952が配置されている。したがって、各出射部から出射した赤色光束R、緑色光束Gは、これらの集光レンズ951、952にそれぞれ入射して平行化される。

【0065】このように平行化された赤色光束R、緑色光束Gは、ライトバルブ925R、925Gに入射して変調され、各色光に対応した画像情報が付加される。すなわち、これらの液晶装置は、図示しない駆動手段によって画像情報に応じてスイッチング制御されて、これにより、ここを通過する各色光の変調が行われる。

【0066】一方、青色光束Bは、導光系927を介し

16

て対応するライトバルブ925Bに導かれ、ここにおいて、同様に画像情報に応じて変調が施される。尚、本例のライトバルブ925R、925G、925Bは、それぞれさらに入射側偏光手段960R、960G、960Bと、出射側偏光手段961R、961G、961Bと、これらの間に配置された液晶装置962R、962G、962Bとからなるものである。

【0067】ところで、導光系927は、青色光束Bの出射部946の出射側に配置された集光レンズ954と、入射側反射ミラー971と、出射側反射ミラー972と、これらの反射ミラーの間に配置した中間レンズ973と、ライトバルブ925Bの手前側に配置した集光レンズ953とから構成されている。出射部946から出射された青色光束Bは、導光系927を介して液晶装置962Bに導かれて変調される。各色光束の光路長、すなわち、光束Wの出射部から各液晶装置962R、962G、962Bまでの距離は、青色光束Bが最も長くなり、したがって、青色光束の光量損失が最も多くなる。しかし、導光系927を介在させることにより、光量損失を抑制することができる。

【0068】各ライトバルブ925R、925G、925Bを通過して変調された各色光束R、G、Bは、色合成プリズム910に入射され、ここで合成される。そして、この色合成プリズム910によって合成された光が投射レンズユニット906を介して所定の位置にある投射面100の表面に拡大投射されるようになっている。

【0069】本例では、液晶装置962R、962G、962Bには、トランジスタの下側に遮光層が設けられているため、当該液晶装置962R、962G、962Bからの投射光に基づく液晶プロジェクト内の投射光学系による反射光や、投射光が通過する際の素子基板の表面からの反射光、他の液晶装置から出射した後に投射光学系を突き抜けてくる投射光の一部等が、戻り光として素子基板の側から入射しても、画素トランジスタのチャネルに対する遮光を十分に行うことができる。

【0070】このため、小型化に適した色合成プリズム910を用いても、各液晶装置962R、962G、962Bと当該色合成プリズム910との間において、戻り光防止用のフィルムを別途配置したり、偏光手段に戻り光防止処理を施したりすることが不要となるので、構成を小型且つ簡易化する上で大変有利である。

【0071】また、本例では、戻り光によるトランジスタのチャネル領域への影響を抑えることができるため、液晶装置に直接戻り光防止処理を施した偏光手段961R、961G、961Bを貼り付けなくてもよい。そこで、図9に示されるように、偏光手段を液晶装置から離して形成、より具体的には、一方の偏光手段961R、961G、961Bは色合成プリズム910に貼り付け、他方の偏光手段960R、960G、960Bは集光レンズ951、952、953に貼り付けることが可

50

能である。このように、偏光手段を色合成プリズム 910 あるいは集光レンズ 951、952、953 に貼り付けると、偏光手段の熱が、色合成プリズム 910 あるいは集光レンズ 951、952、953 に吸収されるため、液晶装置の温度上昇を抑制して、その誤動作を未然に防止することができる。

10

10

10

20

20

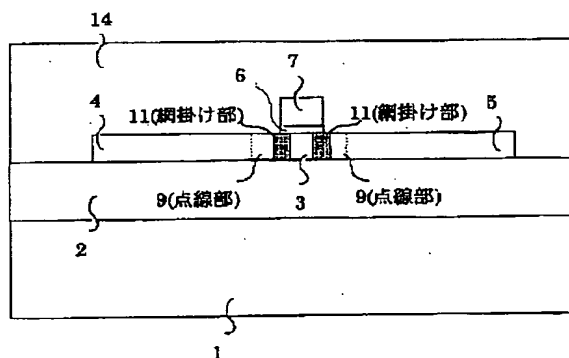
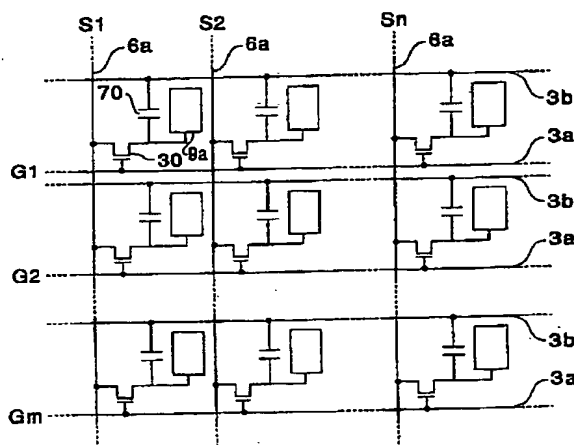
30

30

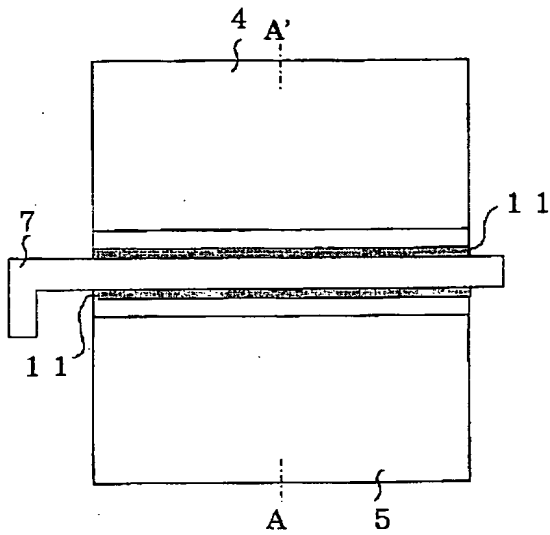
【符号の説明】

- 1…支持基板
- 2…第1の絶縁体層
- 3…チャネル領域
- 4…ソース領域
- 5…ドレイン領域
- 6…第2の絶縁体層（ゲート絶縁膜）
- 7…ゲート電極
- 9…LDD領域
- 10…素子基板
- 11…領域
- 14…層間絶縁膜
- 20…対向基板
- 52…シール材
- 53…額縁
- 100…液晶装置
- 101…データ線駆動回路
- 102…外部回路接続端子
- 104…走査線駆動回路
- 106…上下導通材

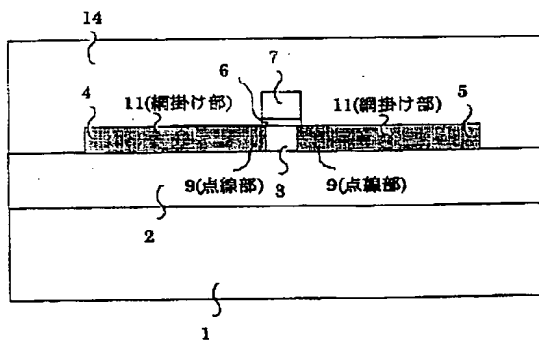
【图2】



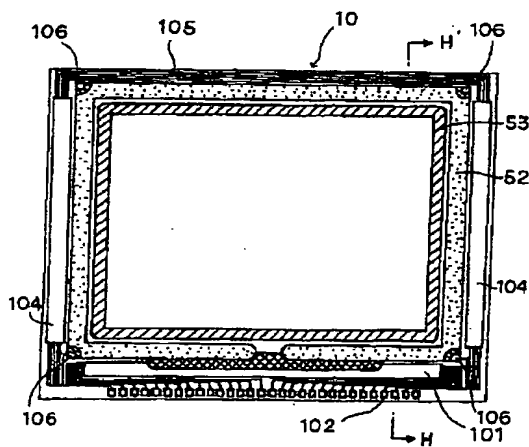
【図3】



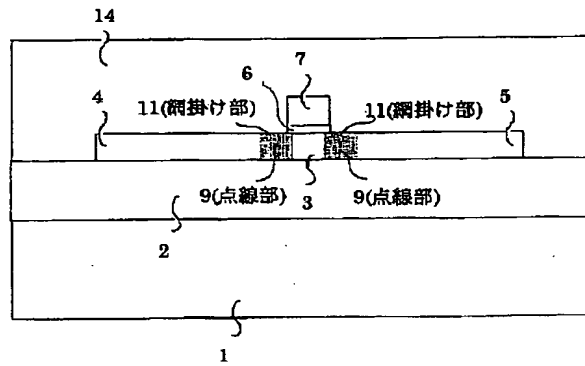
【図5】



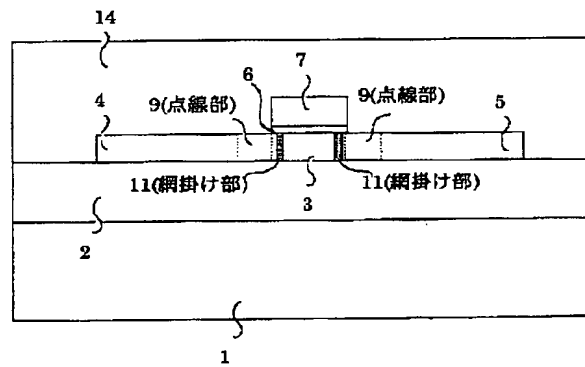
【図7】



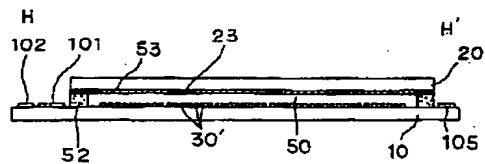
【図4】



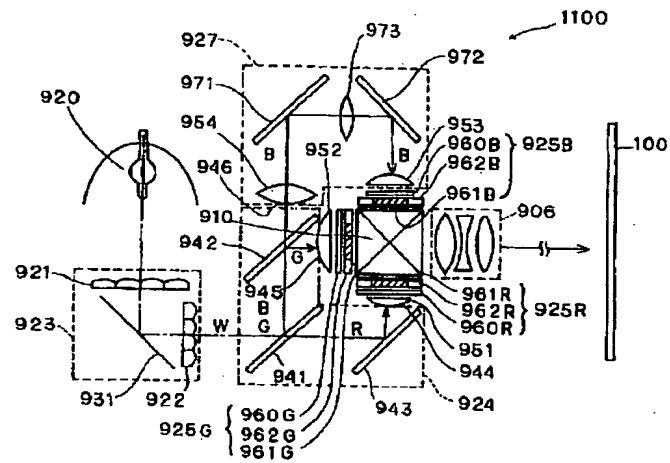
【図6】



【図8】



【図9】



フロントページの続き

F ターム(参考) 2H092 GA59 JA25 JA29 JA38 JA42
 JA44 JB13 JB23 JB32 JB33
 JB38 KA07 KB14 MA05 MA07
 MA13 MA17 MA27 MA28 MA35
 MA37 MA41 NA21 NA25 NA27
 NA29 PA01 RA05
 5C094 AA10 AA21 BA03 BA04 BA43
 CA19 DA09 EA03 EA04 EA07
 FB14
 5F110 AA15 BB02 CC02 DD02 DD03
 DD05 GG02 GG12 GG13 GG24
 GG25 GG33 GG52 HJ02 HJ13
 HJ23 HK40 HM15 NN02 NN41
 NN62 NN65 NN66